

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 7 月 1 日 (01.07.2004)

PCT

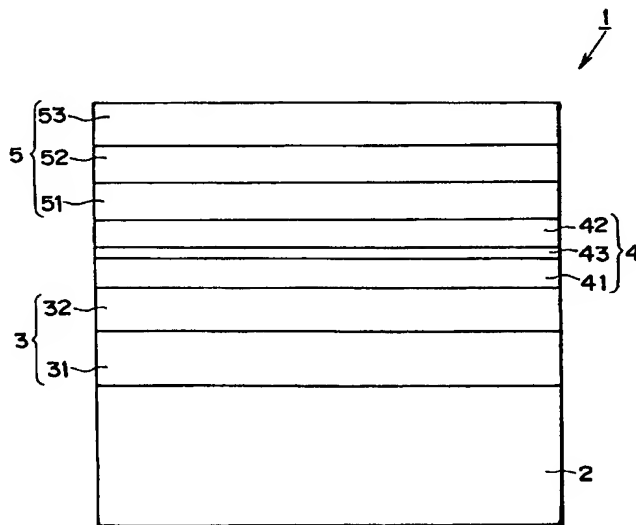
(10) 国際公開番号
WO 2004/055902 A1

- (51) 国際特許分類⁷: H01L 29/737 LIMITED) [JP/JP]; 〒541-8550 大阪府 大阪市 中央区 北浜四丁目 5 番 3 3 号 Osaka (JP).
- (21) 国際出願番号: PCT/JP2003/016081 (72) 発明者; および
- (22) 国際出願日: 2003 年 12 月 16 日 (16.12.2003) (75) 発明者/出願人 (米国についてのみ): 井上 聡 (INOUE, Akira) [JP/JP]; 〒270-1152 千葉県 我孫子市 寿 1-6-3 1 Chiba (JP). 秦 雅彦 (HATA, Masahiko) [JP/JP]; 〒300-0845 茨城県 土浦市 乙戸南 2-2 0-6 Ibaraki (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願 2002-364546 2002 年 12 月 17 日 (17.12.2002) JP (74) 代理人: 高野 昌俊 (TAKANO, Masatoshi); 〒105-0014 東京都 港区 芝 3 丁目 1 5 番 1 4 号 吉徳ビル 6 階 Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): 住友化学工業株式会社 (SUMITOMO CHEMICAL COMPANY, (81) 指定国 (国内): AE, AG, AL, AM, AU, AZ, BA, BB, BR, BY, BZ, CA, CN, CO, CR, CU, DM, DZ, EC, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ,

[続葉有]

(54) Title: SEMICONDUCTOR MATERIAL FOR ELECTRONIC DEVICE AND SEMICONDUCTOR ELEMENT USING SAME

(54) 発明の名称: 電子デバイス用半導体材料及びこれを用いた半導体素子



(57) Abstract: An epitaxial substrate having a bipolar transistor structure comprises a collector layer (3), a base layer (4) and an emitter layer (5) on a GaAs substrate (2). The base layer (4) is composed of a lower base layer (41) and an upper base layer (42) having a desired carrier concentration, and a low carrier-concentration layer (43) having a low carrier concentration. The low carrier-concentration layer (43) is formed between the lower base layer (41) and the upper base layer (42), and has a function of ballast. Either of the lower base layer (41) and the upper base layer (42) may be omitted. Electrons pass through the low carrier-concentration layer (43) more easily as the temperature increases, so that the low carrier-concentration layer (43) functions to increase the amplification factor. Consequently, the transistor characteristics can be thermally stabilized.

(57) 要約: GaAs基板(2)の上にコレクタ層(3)、ベース層(4)及びエミッタ層(5)を有するバイポーラトランジスタ構造を備えたエピタキシャル基板において、ベース層(4)を所要のキャリア濃度を有する下部ベース層(41)及び上部ベース層(42)と、下部ベース層(41)と上部ベース層(42)との間に設けられてバラスト

[続葉有]



LC, LK, LR, LS, LT, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, RO, RU, SC, SD, SG, SL, TJ, TM, TN, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

添付公開書類:

— 国際調査報告書

作用を奏するキャリア濃度の小さい低キャリア濃度層(43)とから構成する。下部ベース層(41)又は上部ベース層(42)のいずれか一方を省略してもよい。低キャリア濃度層(43)の部分では、温度が高い程電子が通過し易くなり、増幅率を上昇させる働きをし、これによりトランジスタ特性の熱的安定性が図られる。

明細書

電子デバイス用半導体材料及びこれを用いた半導体素子

技術分野

本発明は、電子デバイス用半導体材料及びこれを用いた半導体素子に関するものである。

背景技術

例えば、コレクタ層、ベース層及びエミッタ層を備え、各層間において形成される p n 接合特性を利用する各種の半導体電子デバイスが広く用いられている。このような半導体電子デバイスにあっては、通電によってデバイスが発熱すると、コレクタ電流を所定値に保持しておいても増幅率が低下してしまう、あるいはベース-エミッタ電圧を所定値に保持しておいてもコレクタ電流が増加してしまう等、回路動作に悪影響を及ぼす特性変化が生じる。このような熱的要因に基づいて電気的特性が変化することは半導体の一般的特性であり、従来においては、半導体電子デバイス自身の構造はそのままにして、熱的变化による増幅率やコレクタ電流の変動を外部に回路を付加することにより抑えるようにする構成が一般的である（特開平 6 - 2 6 7 8 6 7 号公報）。

しかし、外部に設けられた回路の工夫によって熱的要因に基づく半導体電子デバイスの電気的特性の変化を補償する構成によると、外部回路の規模がその分大きくなり、これを用いた電子装置の小型化を阻害することとなる。また、外部に付加した回路の工夫により半導体電子デバイスを熱的に安定動作させようとする場合には、広い動作範囲に亘って所望の動作特性を確保することが困難である場合が生じるなど、必ずしも満足のいく結果を得ることができないという問題点も有している。

本発明の目的は、従来技術における上述の問題点を解決することができる電子デバイス用半導体材料及びこれを用いた半導体素子を提供することにある。

本発明の目的は、熱的安定性に優れた電気的特性を有する電子デバイスを製造することができる半導体材料、及びこれを用いた半導体素子を提供することにある。

発明の開示

- 5 上記課題を解決するため、本発明者等は、種々実験し検討を重ねた結果、バイポーラトランジスタのベース層内にキャリア濃度の低い層を形成すると、電流増幅率の温度依存性を小さく抑えることができることを見だし、この知見に基づいて本発明をなすに至ったものである。

- 10 本発明の特徴は、コレクタ層、ベース層及びエミッタ層を有するバイポーラトランジスタ構造を備えた電子デバイス用半導体材料において、ベース層が、所要のキャリア濃度を有する第1の層と、該第1の層のキャリア濃度より低いキャリア濃度を有する第2の層とを備えた点にある。第2の層の層厚は1000 Å以下であることが好ましい。

- 15 本発明の他の特徴は、バイポーラトランジスタ構造を備えた電子デバイス用半導体材料において、半導体基板上にコレクタ層、ベース層、エミッタ層が形成されており、上記ベース層が、所要のキャリア濃度を有する第1の層と、該第1の層のキャリア濃度より低いキャリア濃度を有する第2の層とを備えた点にある。半導体基板上に設けられる各層は薄膜層として形成することができる。また、前記半導体基板は、GaAs基板又はInP基板とすることができる。さらに、エミッタ層とベース層とを異なる材料を用いて形成し、これらがヘテロ接合されている構成とすることもできる。
- 20

上述した半導体材料を用いて各種の半導体素子を作製することにより、電流増幅率の温度依存性が従来に比べて小さい良好な特性の半導体素子が得られる。

図面の簡単な説明

- 25 第1図は、本発明による半導体材料の一実施例を示す層構造図である。
- 第2図は、本発明の実施例及び比較例におけるHBT電流増幅率の温度依存性

の測定結果を示すグラフである。

第3図は、第1図に示した構成のエピタキシャル基板を用いて作製されたHBTの構成を示す図である。

発明を実施するための最良の形態

5 本発明をより詳細に説述するために、添付の図面に従ってこれを説明する。

第1図は、本発明による電子デバイス用半導体材料の一実施例を示す層構造図である。半導体材料1は、本実施例では、ヘテロ接合バイポーラトランジスタ（HBT）を作製するためのエピタキシャル基板の例であり、半絶縁性GaAs基板2の上にはコレクタ層3が形成されている。コレクタ層3は、キャリア濃度が
10 約 10^{18} cm^{-3} の n^+ -GaAs層31と、ノンドープGaAs層32とが図示の如く成層されて成っている。 n^+ -GaAs層31は半絶縁性GaAs基板2に接している。

そして、コレクタ層3の上には、ベース層4が形成されている。ベース層4は、ベース層として働くのに必要な所要のキャリア濃度を有する下部ベース層41
15 及び上部ベース層42と、下部ベース層41と上部ベース層42との間に設けられてバラスト作用を奏するキャリア濃度の低い低キャリア濃度層43とから成っている。

本実施例では、下部ベース層41及び上部ベース層42（第1の層）はそれぞれ p^+ -GaAs層として形成され、キャリア濃度はいずれも通常 $1 \times 10^{19} \sim 1 \times 10^{20} \text{ cm}^{-3}$ である。一方、低キャリア濃度層43（第2の層）はドーパント原料を供給せずにGaAs層を形成して作製され、キャリア濃度は通常 $1 \times 10^{15} \text{ cm}^{-3}$ 以下であり、その層厚は200Åとなっている。しかし、低キャリア濃度層43の層厚は、これに限定されるものではなく、50Å～1000Åの範囲内とすることができる。

25 低キャリア濃度層43はベースのその他の部分（第1の層）である下部ベース層41及び上部ベース層42よりもキャリア濃度の低いp型の半導体層として作成される。p型キャリアを持つ半導体では、キャリア濃度が低い方がバンドのエ

エネルギーの高さが低くなる。本発明に於ける温度特性の改善は後述するように、バンドエネルギーが低い層を加えたことにより生じると推測される。したがって、ベース層のその他の部分である下部ベース層 4 1 及び上部ベース層 4 2 のキャリア濃度が約 $4 \times 10^{19} \text{ cm}^{-3}$ であることから、低キャリア濃度層 4 3 は、下部

5 ベース層 4 1 及び上部ベース層 4 2 のキャリア濃度よりも 1 桁低い 10^{18} cm^{-3} 以下のキャリア濃度であれば、本発明の目的とする効果が得られると考えられる。またこの場合 n 型のキャリアを持つ半導体であってもバンドがベース部分よりも低くなることとなり、p 型の低キャリア濃度層の場合と同様の効果が予測される。

10 ベース層 4 の上には、エミッタ層 5 が形成されている。エミッタ層 5 は、キャリア濃度が 10^{17} cm^{-3} 台程度の n-InGaP 層 5 1 と、キャリア濃度が 10^{17} cm^{-3} 台程度の n^+ -GaAs 層 5 2 と、キャリア濃度が 10^{18} cm^{-3} 台程度の n^+ -GaAs 層 5 3 とから成っており、第 1 図に示されるように成層されている。

15 GaAs 基板 2 上に上述の如くして設けられたコレクタ層 3、ベース層 4 及びエミッタ層 5 は、公知の適宜の手段により薄膜層として形成することができる。すなわち、有機金属熱分解法 (MOCVD 法) による気相成長、分子線エピタキシャル成長法 (MBE 法) あるいはその他の適宜の気相成長法を各層の薄膜形成のために用いることができるし、これらに代えてイオン打ち込み法により形成す

20 ることもできる。また、単結晶基板としては、GaAs 基板のみならず、InP 基板を用いてもよいことは勿論である。

上記説明から判るように、本実施例では、ベース層 4 の材料とエミッタ層 5 の材料とは異なっており、これによりベース層 4 とエミッタ層 5 とはヘテロ接合されてい

25 て、GaAs 基板 2 上には、コレクタ層 3 とベース層 4 とエミッタ層 5 とを備えたヘテロ接合トランジスタ (HBT) 構造が形成されている。

なお、本実施例では、低キャリア濃度層 4 3 をノンドープ GaAs 層 3 2 に接している下部ベース層 4 1 と n-InGaP 層 5 1 に接している上部ベース層 4 2 との間に設けた構成としたが、本発明はこの三層積層構造に限定されるもので

はない。例えば、上部又は下部ベース層 4 1、4 2 のいずれか一方を省くこともできる。

- コレクタ層、ベース層及びエミッタ層を有する H B T 構造において、ベース層に低キャリア濃度層を設けること、例えば第 1 図に示したように、ベース層 4 の構成を、所要のキャリア濃度を有する層である下部ベース層 4 1 及び上部ベース層 4 2 と、これらの層のキャリア濃度より低いキャリア濃度を有する層である低キャリア濃度層 4 3 とを備えるように形成することにより、電流増幅率 (β) の温度依存性、すなわち β の温度特性の変化が、低キャリア濃度層 4 3 が設けられていない場合に比べ、大幅に改善される。
- 異なる p 型キャリア濃度の半導体が接合している場合、キャリア濃度の低い方がバンドのエネルギーの高さが低くなる。したがって、低キャリア濃度層 4 3 はベース層 4 のその他の部分である下部ベース層 4 1 及び上部ベース層 4 2 よりもバンドのエネルギーの高さが低く、電子が滞留し易いと思われる。温度が上昇すると低キャリア濃度層 4 3 に滞留していた電子は熱によるエネルギーを受け、低キャリア濃度層 4 3 から飛出し易くなる。よって低キャリア濃度層 4 3 での電子の滞留が短くなる。

- 以上から、低キャリア濃度層 4 3 の部分では温度が高いほうが電子が通過し易い。また、H B T では電子がベース層中を短時間で通過する方が高い増幅率が得られることが一般に知られている。従って、低キャリア濃度層 4 3 は温度が高くなると増幅率を上昇させるような働きを持つ。このように温度が高いほど増幅率を高くしようとする働きをもつ層を挿入することによって、通常 H B T で問題となる、温度上昇による増幅率の低下を緩和するバラスト効果をもち、よって、温度特性の改善が達成されたと推測される。

- したがって、低キャリア濃度層 4 3 の層厚及びキャリア濃度は、低キャリア濃度層 4 3 による上述のバラスト効果が得られる範囲内であれば、これらの値を適宜に定めることができる。そして、低キャリア濃度層 4 3 のキャリアドーパントは p 型、n 型何れの極性をもつものでもよい。

(実施例 1)

第1図に示した構成のHBT製造用エピタキシャル基板を次のようにして作成した。ここでは、低キャリア濃度層43の層厚が200Åとなるように作製した。

MOCVD薄膜作成装置に半絶縁性のGaAs基板2を導入し、AsH₃ガス及び金属有機化合物を原料としてGaAs基板2の上にn⁺-GaAs層（キャリア濃度約 $3 \times 10^{18} \text{ cm}^{-3}$ ）、ノンドープGaAs層からなるコレクタ層3を形成した。n型のドーパントとしてSiをジシランガスの形で導入しn型のGaAsを形成した。

次に該コレクタ層3の上に、ベース層4を形成した。該ベース層4は3層に分かれ、コレクタ層3のノンドープGaAs層32に接する側から下部ベース層41、ベースバラスト層としての低キャリア濃度層43及び上部ベース層42の順に形成した。下部ベース層41、低キャリア濃度層43及び上部ベース層42はそれぞれ、p⁺-GaAs層（キャリア濃度約 $4 \times 10^{19} \text{ cm}^{-3}$ ）、キャリア濃度の低いGaAs層、p⁺-GaAs層（キャリア濃度約 $4 \times 10^{19} \text{ cm}^{-3}$ ）として形成した。p型のドーパントとしては炭素を用いた。低キャリア濃度層43の膜厚は約200Åとし、本実施例ではキャリア濃度の低いGaAs層を、ドーパントガスの供給をしないことで成長した。

該ベース層4上に、エミッタ層5を形成した。まず、上部ベース層42に接して、n-InGaP層（キャリア濃度約 $3 \times 10^{17} \text{ m}^{-3}$ ）をPH₃及び有機金属化合物を原料として成長し、n-InGaP層51として形成した。その上にn-GaAs層（キャリア濃度約 $3 \times 10^{17} \text{ m}^{-3}$ ）及びn⁺-GaAs層（キャリア濃度約 $3 \times 10^{18} \text{ cm}^{-3}$ ）をAsH₃及び有機金属化合物を原料として順次成長して、n⁺-GaAs層52及びn⁺-GaAs層53を形成した。以上説明したエミッタ層5の形成において、n型のドーパントは該コレクタ層3の場合と同じジシランガスを用いて行った。以上のようにして作製することによって得られた、ベースバラストを有するHBT製造用エピタキシャル基板を用いてHBTを作製しその効果を確認した。

このエピタキシャル基板を用いてのHBTの作製は後述する通りであり、作製

されたHBTの電流増幅率(β)の温度依存性を測定した。その測定結果を第2図にグラフとして示した。縦軸は、温度を変えて測定されたHBTの電流増幅率(β)の値を、 23°C のときの電流増幅率($\beta(23^{\circ}\text{C})$)で割った値である。

- 5 第3図は、上述したエピタキシャル基板を用いて作製されたHBTの構造図である。第3図に示したHBTの作製は、レジストをマスクとして用いエピタキシャル基板にエッチングを行うことによって、サブコレクタとして働く $n^{+}\text{-GaAs}$ 層31及びベースとして働く上部ベース層42をそれぞれ一部だけ露出させる。露出した $n^{+}\text{-GaAs}$ 層31及び上部ベース層42にそれぞれの層とオーミックコンタクトを取るコレクタ電極30、ベース電極40を蒸着し、サブエミッタとして働く $n^{+}\text{-GaAs}$ 層53にエミッタ電極50を蒸着し、バイポーラトランジスタを形成した。トランジスタ特性の測定はプローバを用いた。

(実施例2)

- 15 低キャリア濃度層43の層厚が 100\AA であることを除いては実施例1の場合と全く同様にして作製されたエピタキシャル基板を用いてHBTを同様にして作製し、製作されたHBTの電流増幅率の温度依存性を測定した。その測定結果を第2図にグラフとして示した。

(比較例)

- 20 第1図において、低キャリア濃度層43が設けられていないことを除いては実施例1の場合と全く同様にして作製されたエピタキシャル基板を用いてHBTを同様にして作製し、製作されたHBTの電流増幅率の温度依存性を測定した。その測定結果を第2図にグラフとして示した。

- 25 第2図に示したグラフから、低キャリア濃度層43を設けない従来のHBTに比べ、低キャリア濃度層43を設けたHBTの方が、電流増幅率の最大値 β_{max} の温度安定性が向上していることが判る。また、低キャリア濃度層43の層厚が 200\AA と 100\AA との場合を比べると、層厚が 200\AA の場合の方がその温度安定性がより改善されることが判る。

さらに詳細に説明すると、実施例1、2及び比較例についてのHBTの増幅率

(β) の温度特性の測定結果をグラフで示す第 2 図から判るように、低キャリア濃度層 4 3 の膜厚が 1 0 0 Å で既に比較例と比べて β の温度依存性を十分に少なくする効果が現れている。低キャリア濃度層 4 3 の膜厚を 2 0 0 Å にするとよりその効果が大きくなっている。したがって、低キャリア濃度層 4 3 の膜厚が 1 0 5 0 Å よりも薄い場合から、2 0 0 Å よりも厚いところまで β の温度特性の変化を少なくする効果が得られることが判る。低キャリア濃度層 4 3 の膜厚が大きいほうがより効果があるが、低キャリア濃度層 4 3 の膜厚が 1 0 0 0 Å 以上になると、この部分で捉えられる電子が抜け出しにくくなり、 β が低下したり、 β の温度特性の変化を少なくする効果が充分でなくなり、期待する効果が得られなくなる。また、膜厚の制御の点から低キャリア濃度層 4 3 の膜厚を 5 0 Å 以下にすることは現実的でなく、その上 β の温度依存性を少なくする効果も小さくなり、本発明の目的を達成できなくなる。以上のことから、目的とする効果の得られる低キャリア濃度層 4 3 の膜厚の範囲は、5 0 Å ~ 1 0 0 0 Å である。

本発明は上述した一実施例に限定されるものではない。すなわち、本発明は H 15 B T のみに限定して適用されるのではなく、ホモジャンクションバイポーラトランジスタの場合にも、そのベース層の構造を上述の如く、低キャリア濃度層を含むようにすれば、同様にして、温度依存性の小さいトランジスタ特性の素子とすることができる。

本発明によれば、上述の如く、各種のバイポーラトランジスタ構造のベース層 20 に低キャリア濃度の層を設けることにより、トランジスタ特性の熱的安定性を確保することができるので、温度特性の良好な各種電子デバイスを製作するのに役立つ半導体材料を提供できる。また、この半導体材料を用いてバイポーラトランジスタを製作することにより、動作中の電流による発熱による特性変化を抑制し、温度変化に対して、安定な性能を持つバイポーラトランジスタを得ることがで 25 きる。

産業上の利用可能性

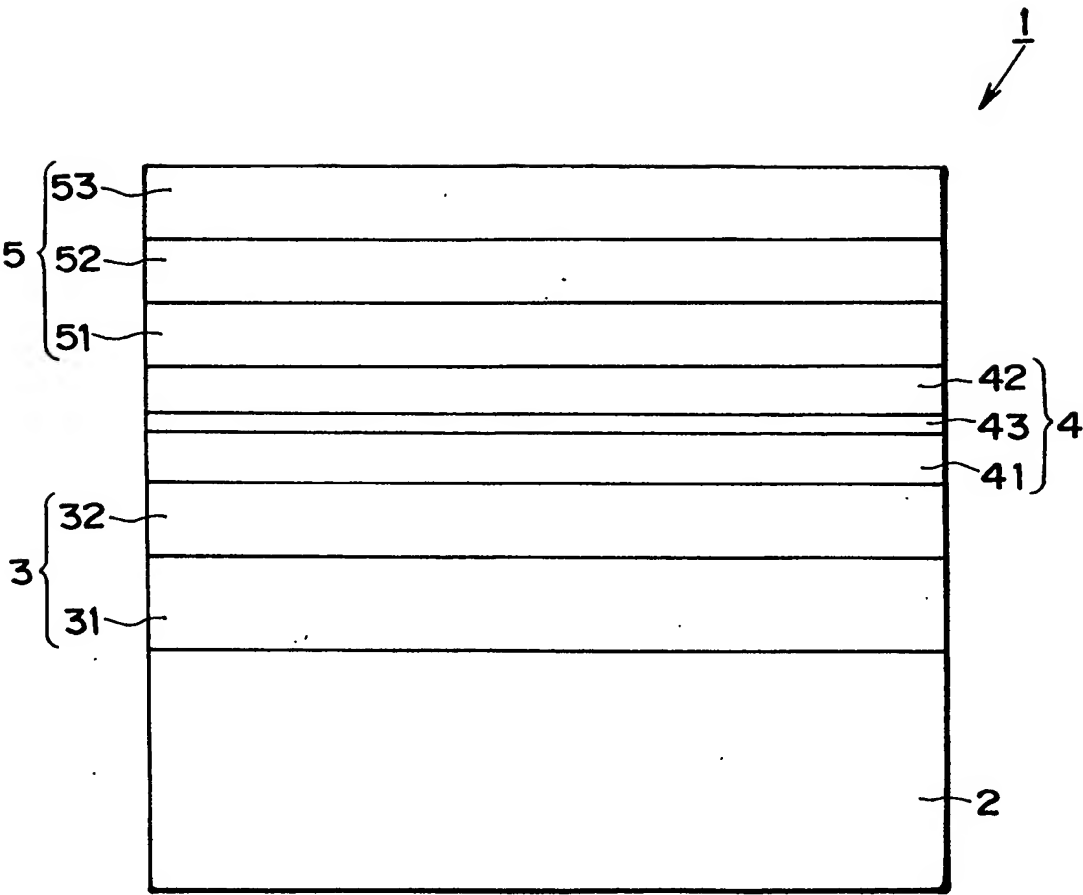
以上のように、本発明による電子デバイス用半導体材料及びこれを用いた半導

体素子は、温度依存性の小さい電気的特性を有する各種電子デバイスを製作するのに役立つ。

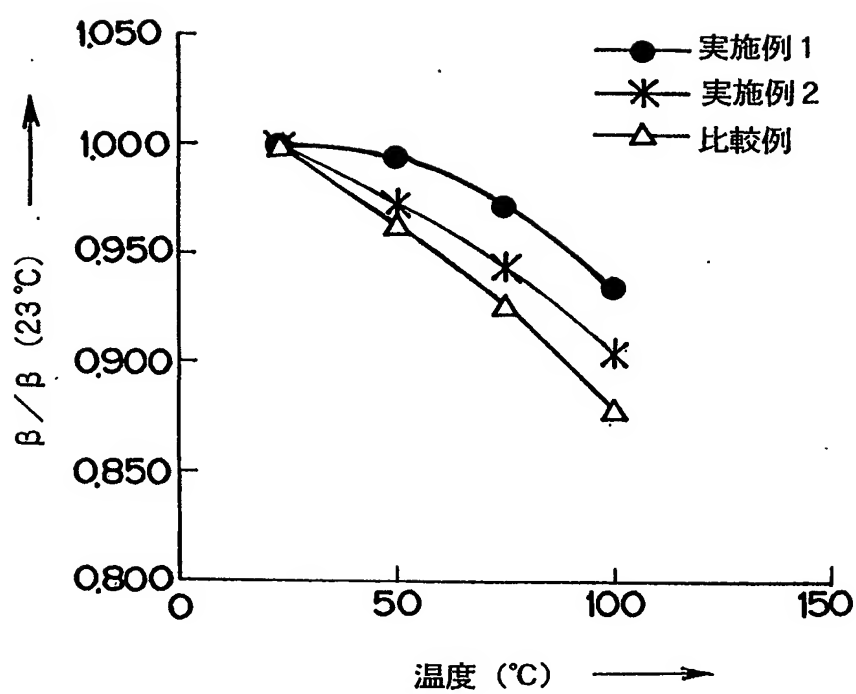
請求の範囲

1. コレクタ層、ベース層及びエミッタ層を有するバイポーラトランジスタ構造を備えた半導体材料において、前記ベース層が、所要のキャリア濃度を有する第1の層と、該第1の層のキャリア濃度より低いキャリア濃度を有する第2の層とを備えたことを特徴とする半導体材料。
5
2. 前記第2の層の層厚が1000Å以下である請求の範囲第1項記載の半導体材料。
3. バイポーラトランジスタ構造を備えた半導体材料であって、半導体基板上にコレクタ層、ベース層、エミッタ層が形成されており、前記ベース層が、所要
10 のキャリア濃度を有する第1の層と、該第1の層のキャリア濃度より低いキャリア濃度を有する第2の層とを備えたことを特徴とする半導体材料。
4. 前記半導体基板上に設けられる各層が薄膜層として形成されている請求の範囲第3項記載の半導体材料。
5. 前記半導体基板が、GaAs基板又はInP基板である請求の範囲第3項
15 記載の半導体材料。
6. 前記エミッタ層と前記ベース層とが異なる材料を用いて成り、ヘテロ接合されている請求の範囲第4項記載の半導体材料。
7. 請求の範囲第1～6項のいずれかの半導体材料を用いて作製した半導体素子。

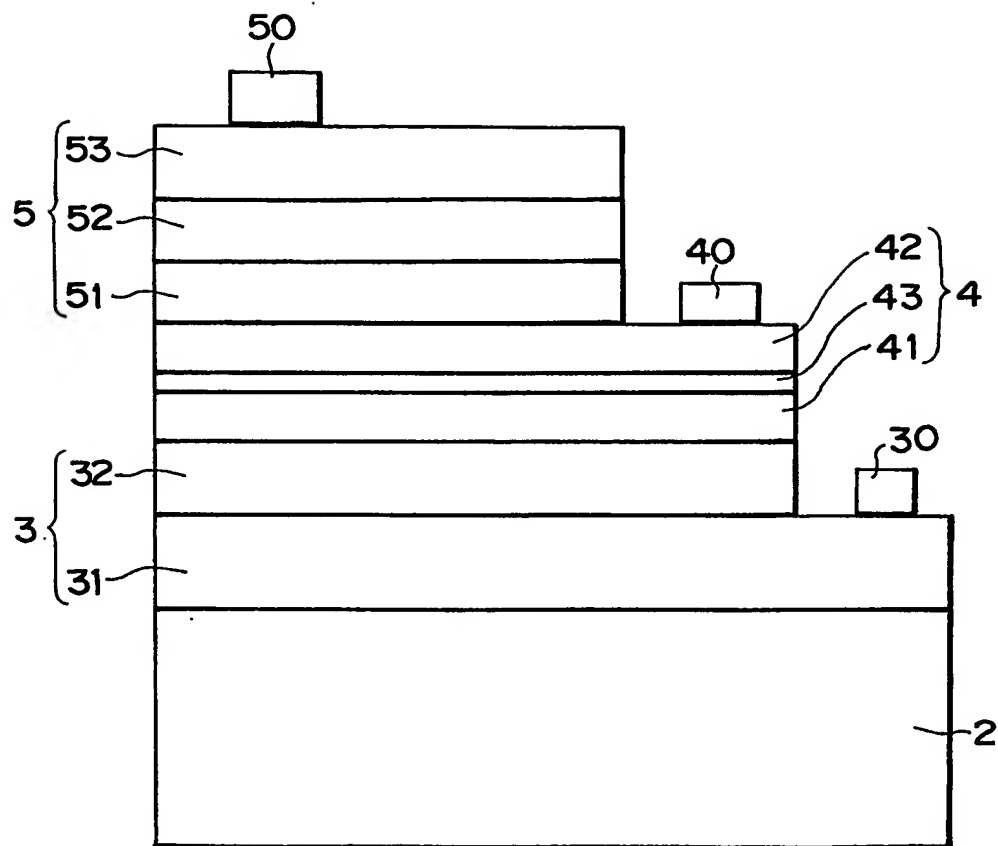
第 1 図



第 2 図



第 3 図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16081

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L29/737

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L29/73-H01L29/737

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 62-033461 A (NEC Corp.), 13 February, 1987 (13.02.87), Page 4, lower left column, lines 4 to 6; page 4, lower right column, line 18 to page 5, upper left column, line 9; page 5, upper right column, line 17 to lower left column, line 9 (Family: none)	1-7
X	JP 60-010775 A (Fujitsu Ltd.), 19 January, 1985 (19.01.85), Page 2, upper left column, lines 14 to 18 (Family: none)	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not
 considered to be of particular relevance
 "E" earlier document but published on or after the international filing
 date
 "L" document which may throw doubts on priority claim(s) or which is
 cited to establish the publication date of another citation or other
 special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other
 means
 "P" document published prior to the international filing date but later
 than the priority date claimed

"T" later document published after the international filing date or
 priority date and not in conflict with the application but cited to
 understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be
 considered novel or cannot be considered to involve an inventive
 step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be
 considered to involve an inventive step when the document is
 combined with one or more other such documents, such
 combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
 11 March, 2004 (11.03.04)

Date of mailing of the international search report
 23 March, 2004 (23.03.04)

Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H01L29/737

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H01L29/73-H01L29/737

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国実用新案登録公報	1996-2004年
日本国登録実用新案公報	1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 62-033461 A (日本電気株式会社) 1987.02.13 第4頁左下欄第4-16行, 第4頁右下欄第18行-第5頁左上欄 第9行, 第5頁右上欄第17行-同頁左下欄第9行 (ファミリーなし)	1-7
X	J P 60-010775 A (富士通株式会社) 1985.01.19 第2頁左上欄第14-18行 (ファミリーなし)	1-7

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

11.03.2004

国際調査報告の発送日

23.3.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
棚田 一也

4 L 9361

電話番号 03-3581-1101 内線 3498